BỘ GIÁO DỤC VÀ ĐÀO TẠO

TRƯỜNG ĐẠI HỌC SƯ PHẠM KỸ THUẬT

THÀNH PHỐ HỒ CHÍ MINH

ĐỖ ĐỨC TRÍ

NGHIÊN CỨU BỘ NGHỊCH LƯU BA PHA BA BẬC VỚI KHẢ NĂNG TĂNG ÁP VÀ CHỊU LỖI

TÓM TẮT LUẬN ÁN TIẾN SĨ

NGÀNH: KỸ THUẬT ĐIỆN TỬ

MÃ SỐ: 62520203

Tp. Hồ Chí Minh, tháng 05/2020

CÔNG TRÌNH ĐƯỢC HOÀN THÀNH TẠI

TRƯỜNG ĐẠI HỌC SƯ PHẠM KỸ THUẬT

THÀNH PHỐ HỒ CHÍ MINH

Người hướng dẫn khoa học 1: TS. NGUYỄN MINH KHAI

(Ghi rõ họ, tên, chức danh khoa học, học vị và chữ ký)

Người hướng dẫn khoa học 2: TS. QUÁCH THANH HẢI

(Ghi rõ họ, tên, chức danh khoa học, học vị và chữ ký)

Luận án tiến sĩ được bảo vệ trước

HỘI ĐỒNG CHẤM BẢO VỆ LUẬN ÁN TIẾN SĨ

TRƯỜNG ĐẠI HỌC SƯ PHẠM KỸ THUẬT,

Ngày tháng 05 năm 2020

NHỮNG ĐÓNG GÓP MỚI CỦA LUẬN ÁN

Trong những năm gần đây, cấu hình nghịch lưu hình T ba pha ba bậc truyền thống được ứng dụng rất phổ biến so với nghịch lưu hai bậc. Bởi vì, nghịch lưu hình T ba pha ba bậc truyền thống có nhiều ưu điểm như: chất lượng điện năng tốt hơn, yêu cầu bộ lọc ngõ ra AC nhỏ hơn, điện áp đặt trên các khóa công suất nhỏ hơn và điện áp ngõ ra cao hơn so với nghịch lưu hai bậc. Tuy nhiên, cấu hình nghịch lưu hình T ba pha ba bậc truyền thống là bộ chuyển đổi giảm áp. Mặt khác, để tạo ra điện áp ngõ ra cao từ điện áp ngõ vào thấp, một bộ DC-DC tăng áp cần phải được lắp đặt phía trước bộ nghịch lưu, lúc này, bộ nghịch lưu 3 bậc hình T truyền thống làm việc như bộ chuyển đổi hai chặng. Ngoài ra, trạng thái ngắn mạch (hai khóa công suất trên một nhánh pha có thể được đóng trong cùng thời điểm) là bị cấm trong nghịch lưu truyền thống. Nghịch lưu nguồn Z ba bậc (được gọi là bộ chuyển đổi công suất một chặng với khả năng tăng giảm điện áp và chịu đựng ngắn mạch) được đề xuất để khắc phục hạn chế của nghịch lưu ba bậc truyền thống. Tuy nhiên, bất lợi của cấu hình này là dòng điện ngõ vào không liên tục dẫn đến việc hạn chế cho các ứng dụng trong hệ thống PV và Pin nhiên liệu.

Để giải quyết những bất lợi của các bộ nghịch lưu nguồn Z ba bậc, các bộ nghịch lưu tựa nguồn Z ba bậc được đề xuất. Cấu hình nghịch lưu tựa nguồn Z ba bậc có vài ưu điểm như: điện áp đặt trên các phần tử công suất thấp và dòng điện ngõ vào liên tục. Tuy nhiên, cấu hình nghịch lưu tựa nguồn Z ba bậc sử dụng nhiều phần tử thụ động điều này làm gia tăng trọng lượng, kích thước và tổn hao của hệ thống nghịch lưu.

Nhằm cải thiện các nhược điểm nêu trên, nhóm tác giả đề xuất cấu hình nghịch lưu tăng áp tựa khóa chuyển mạch ba bậc hình T và giải thuật điều chế độ rộng xung (pulse width modulation - PWM) với những tính năng theo sau:

- Giảm độ gợn sóng dòng điện ngõ vào so với cấu hình tương tự;
- Độ lợi điện áp cao so với cấu hình tương tự;
- Chỉ số điều chế cao so với cấu hình tương tự.

Trong quá trình hoạt động, bộ nghịch lưu tạo ra điện áp common mode (CMV), quá trình này là nguyên nhân chính dẫn đến nhiều vấn đề bất lợi cho bộ nghịch lưu như: dòng rò, điện áp trục trong các ứng dụng điều khiển động cơ cũng như nhiễu điện từ.

Để giải quyết vấn đề điện áp common mode của cấu hình nghịch lưu tăng áp tựa khóa chuyển mạch ba bậc hình T, tác giả đề xuất giải thuật điều chế độ rộng xung (pulse width modulation - PWM) với khả năng triệt tiêu điện áp common mode.

Tính ổn định và độ tin cậy của các bộ nghịch lưu rất quan trọng trong hệ thống phân phối công suất như là: hệ thống cung cấp điện không ngắt UPS, hệ thống y tế công suất cao và hệ thống chuyển đổi năng lượng kết nối lưới. Trong thực tế, lỗi các thiết bị đóng/ngắt thường được chia thành hai loại, là lỗi ngắn mạch hoặc lỗi hở mạch. Sự kết hợp giữa cầu chì nhanh kết nối nối tiếp với các nhánh công suất của nghịch lưu dẫn đến lỗi ngắn mạch trở thành lỗi hở mạch.

Để đảm bảo tính ổn định và độ tin cậy của cấu hình nghịch lưu tăng áp tựa khóa chuyển mạch ba bậc hình T, tác giả đề xuất giải thuật điều chế độ rộng xung (pulse width modulation - PWM) với những tính năng theo sau:

- Cải tiến thông số điều khiển so với cấu hình tương tự;
- Khả năng hoạt động ở điều kiện bình thường và điều kiện lỗi;
- Giảm điện áp đặt trên các khóa công suất so với cấu hình tương tự.

Ngoài ra, tác giả đã sử dụng phần mềm PSIM và xây dựng mô hình để kiểm chứng nguyên lý hoạt động của cấu hình nghịch lưu tăng áp tựa khóa chuyển mạch ba bậc hình T với khả năng triệt tiêu điện áp common mode và chịu lỗi hở mạch các khóa công suất.

CONTRIBUTIONS OF THE DISSERTATION

In recent years, the traditional three-phase three-level T-type inverter topology has been used very commonly compared to the two-level inverter. Because the traditional three-phase three-level T-type inverter has many advantages such as: better power quality, smaller output AC filter requirement, lower voltage stress across the inverter switches and higher output voltage compared to two level inverter. However, the traditional three-phase three-level T-type inverter is an only buck converter. On the other hand, In order to create a high output voltage from a low input voltage, a DC-DC boost needs to be installed in front of the inverter which the traditional three-level T-type inverter is works such as a two-stage converter. In addition, a shoot-through mode, where both the upper and lower switches in one leg are ON state in the same leg can be switched on at the same time, is forbidden in the traditional inverter. The three-level Z-source inverter topology, known as a single-stage power converter with a buck-boost capability and ST immune, is proposed to overcome the limitation of traditional three-level inverter. However, the disadvantage of this topology is the discontinuous input current which results in the limitation of applications in PV and fuel cell systems.

In order to overcome the disadvantages of the three-level Z-source inverters, the three-level quasi Z-source inverters were proposed. The quasi Z-source inverter topology has some advantages, such as: low voltage stress on power elements and continuous input current. However, the three-level quasi Z-source inverter topology uses a large number of passive components that increase the weight, size, and loss of the inverter system.

To overcome the aforementioned disadvantages, the author is proposed three-level quasi switched boost T-type inverter topology and algorithm PWM with the following features as:

- Reduced input current ripple compared with similar topology;
- High voltage gain compared with similar topology;
- High modulation compared with similar topology.

During operation, the inverter generates the common-mode voltage (CMV), which causes a lot of disadvantage problems for inverter, such as: bearing currents

and shaft voltage in motor drives applications as well as electromagnetic interference.

To address common-mode voltage problems of three-level quasi switched boost T-type inverter topology, the author is proposed algorithm PWM with ability to eliminate common-mode voltage.

Stability and reliability of inverters are important in power distribution systems such as: UPS, high-power medical instruments, and grid-connected renewable energy conversion systems. In fact, switching device faults are usually classified as either a short-circuit switch fault or an open-circuit switch fault. The combination of fast fuse serial connect with power switch legs of inverter results in a short-circuit switch fault to an open-circuit switch fault.

To ensure the stability and reliability of the three-level quasi switched boost T-type inverter topology, the author is proposed algorithm PWM with the following features as:

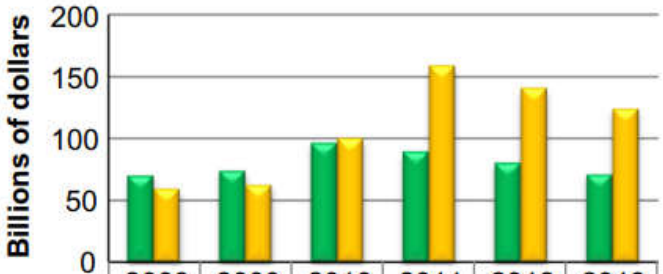
- Improved control parameters in comparison with similar topology;
- Ability to operate in normal and fault modes;
- Reduced voltage stress in power semiconductors in comparison with similar topology.

In addition, the author used PSIM software and constructed a prototype to verify the operating principle of three-level quasi switched boost T-type inverter topology with ability eliminate common-mode voltage and fault tolerance open circuit of the power switched.

Chương 1: Tổng quan về nghịch lưu tăng áp, khả năng chịu lỗi và triệt tiêu điện áp common mode

1. Quá trình phát triển nguồn năng lượng tái tạo.

Năng lượng tái tạo đang có sự phát triển mạnh mẽ vì tính bền vững và thân thiện với môi trường trong khi tiềm năng ứng dụng là vô cùng lớn. Trong những năm gần đây, năng lượng tái tạo trên thế giới có mức tăng trưởng đáng kể so với mức tăng trưởng của năng lượng từ điện gió mỗi năm. Vì các nước trên thế giới đã tập trung khai thác năng lượng mặt trời cho nên chi phí pin mặt trời ngày càng giảm, điều này kích thích cho các nước Châu Á (nổi bật nhất là Ấn Độ và Trung Quốc tiêu thụ lượng năng lượng nhiều nhất thế giới) có những kế hoạch của họ trong tương lai gần. Vì những lý do này, năng lượng mặt trời ngày càng phát triển một cách mạnh mẽ như Hình 1.1.



	2008	2009	2010	2011	2012	2013
Wind	69.9	73.7	96.2	89.3	80.3	70.7
PV	59.3	62.3	99.9	158.1	140.1	123.3

Hình 1.1. Chi phí đầu tư cho năng lượng mặt trời và điện gió của thế giới

Tại Việt Nam, năm 2016, quốc hội hủy bỏ dự án điện hạt nhân nguyên tử do nhiều lo ngại liên quan đến môi trường và lý do tài chính. Các dự án thủy điện và nhiệt điện đóng góp phần lớn vào hệ thống điện quốc gia. Việc tìm kiếm nguồn năng lượng mới đủ sức cung ứng sự thiếu hụt năng lượng điện hiện tại và tương lai là nhu cầu cấp bách. Thông tư số 16/2017/TT-BCT và thông tư bổ sung số 05/2019/TT-BCT của bộ Công thương quy định những ưu đãi và khuyến khích phát triển các dự án và hợp đồng mua bán điện mặt trời.

2. Khái quát về nghịch lưu tăng áp

Trong những năm gần đây, bộ nghịch lưu nguồn áp (VSIs) đóng vai trò rất quan trọng trong hệ thống phân phối công suất bởi vì chúng chuyển đổi nguồn công suất DC thành nguồn công suất AC để kết nối lưới. VSIs đa bậc có nhiều ưu điểm như là chất lượng điện năng tốt, yêu cầu bộ lọc ngõ ra nhỏ, điện áp đặt trên các khóa bán dẫn thấp, điện áp và công suất cao và nhiễu điện từ (EMI) thấp. Trong thực tế, VSIs thông thường chỉ cung cấp chuyển đổi công suất giảm áp bởi vì điện áp cực đại ngõ ra AC không thể cao hơn điện áp nguồn DC. Mặt khác, trạng thái ngắn mạch việc mà cả hai khóa công suất trên cùng một nhánh pha (phía nghịch lưu) cùng dẫn trong một thời gian là không cho phép trong các bộ nghịch lưu bởi vì nó có thể là nguyên nhân phá hủy thiết bị. Nghịch lưu nguồn Z đầu tiên được trình bày trong năm 2002-2003 bởi F. Z. Peng nhằm khắc phục nhược điểm của các nghịch lưu thông thường.

Tuy nhiên, cấu hình nghịch lưu nguồn Z còn tồn tại một số nhược điểm như dòng điện ngõ vào không liên tục cũng như điện áp đặt trên tụ điện còn khá lớn. Để cải thiện dòng điện ngõ vào và giảm điện áp đặt trên các phần tử thụ động, một mạng quasi Z source (qZSI) được đề xuất. Tuy nhiên, mạng nguồn Z và mạng qZSI sử dụng khá nhiều phần tử thụ động làm cho kích thước, trọng lượng và giá thành của thiết bị gia tăng. Gần đây, nhiều nhà nghiên cứu đã phát triển nghịch lưu quasi-switched boost (qSBIs) được đề nghị để thay thế, bởi vì chúng sử dụng ít phần tử thụ động mà vẫn giữ được các tính năng như: chịu đựng ngắn mạch, chuyển đổi công suất một chặng và có khả năng hoạt động tăng, giảm áp.

3. Khái quát về kỹ thuật triệt tiêu điện áp common-mode

Trong quá trình hoạt động, bộ nghịch lưu tạo ra điện áp common mode (CMV), quá trình này là nguyên nhân chính dẫn đến nhiều vấn đề bất lợi cho bộ nghịch lưu như: dòng rò, điện áp trục trong các ứng dụng điều khiển động cơ cũng như nhiễu điện từ. Kết quả cho thấy rằng, động cơ điện sẽ bị giảm thuổi thọ hoặc ảnh hưởng đến các thiết bị điện tử khác hoạt động gần bộ nghịch lưu. Một kỹ thuật triệt tiêu common mode được ứng dụng trong cấu hình nghịch lưu năm bậc dựa vào kỹ thuật điều chế vector không gian (SVM) và kỹ thuật SinPWM. Tuy nhiên, phương pháp vừa nêu trên vẫn còn một số nhược điểm: chỉ giảm điện áp common mode hoặc triệt tiêu common mode nhưng bộ chuyển đổi phải làm việc như một bộ chuyển đổi công suất giảm áp.

4. Khái quát về nghịch lưu tăng áp với khả năng chịu lỗi

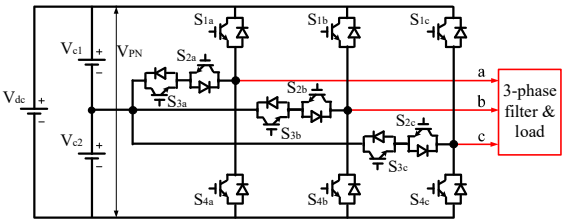
Tính ổn định và độ tin cậy của bộ nghịch lưu rất quan trọng trong hệ thống phân phối công suất như là: hệ thống cung cấp điện không ngắt UPS, hệ thống y tế công suất cao và hệ thống chuyển đổi năng lượng kết nối lưới. Trong thực tế, lỗi các khóa công suất thường được chia thành hai loại, đó là lỗi ngắn mạch và lỗi hở mạch.

Nghịch lưu chịu lỗi ba bậc hình T tựa nguồn Z hoạt động dựa vào phương pháp thay đổi tín hiệu điều chế sau khi lỗi khóa công suất xảy ra mà không cần thêm bất cứ nhánh dự phòng và tính toán phức tạp. Hơn nữa, bằng cách sử dụng cấu hình tăng áp tựa khóa chuyển mạch, bộ chuyển đổi có thể hoạt động khi xảy ra lỗi hở mạch khóa công suất hình T bằng phương pháp thay đổi tín hiệu điều chế.

Chương 2: Phân tích toán học nghịch lưu tăng áp, điện áp common mode và khả năng chịu lỗi hở mạch khóa công suất

2.1. Cở sở lý thuyết về nghịch lưu tăng áp tựa khóa chuyển mạch 3 bậc hình T

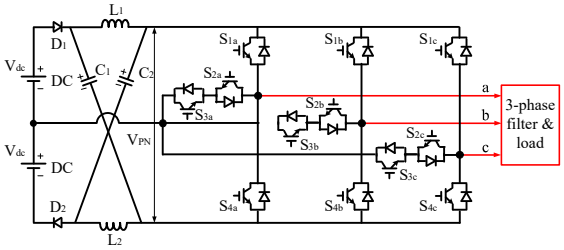
2.1.1. Cấu hình nghịch lưu truyền thống



Hình 2.1: Bộ nghịch lưu hình T (T-Type) ba pha truyền thống.

$$\hat{v}_x = \frac{M \cdot V_{PN}}{2} = M \cdot V_C. \tag{2.1}$$

2.1.2. Bộ nghịch lưu nguồn -Z

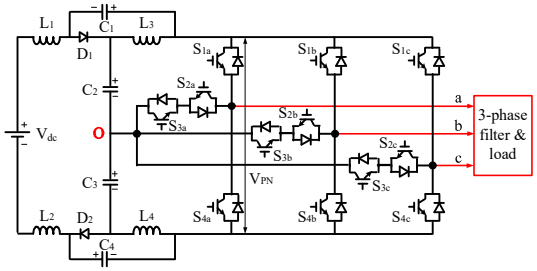


Hình 2.2: Bộ nghịch lưu 3 bậc hình T nguồn-Z (3L-ZST^{2}I).

Điện áp ngõ ra của nghịch lưu 3 bậc hình T nguồn Z được xác định là:

$$\hat{v}_x = \frac{M \cdot V_{PN}}{2} = \frac{M}{1-2D_0} V_{dc} \tag{2.2}$$

2.1.3. Bộ nghịch lưu hình T 3 bậc tựa nguồn Z (3L-qZST^{2}I)

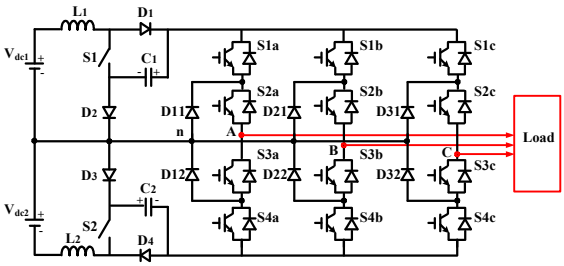


Hình 2.3: Bộ nghịch lưu hình T tựa nguồn Z ba bậc (3L-qZST^{2}I).

Điện áp ngõ ra của nghịch lưu hình T tựa nguồn Z ba bậc được xác định là:

$$\hat{v}_x = \frac{M \cdot V_{PN}}{2} = \frac{M}{2(1-2D_0)} V_{dc} \tag{2.3}$$

2.1.4. Cấu hình nghịch lưu tăng áp tựa khóa chuyển mạch ba bậc NPC.

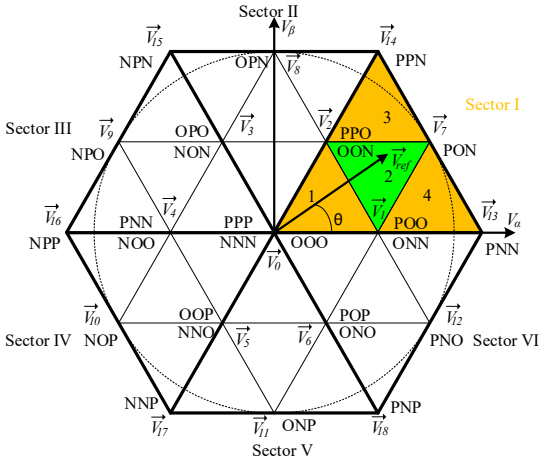


Hình 2.4: Cấu hình nghịch lưu tăng áp tựa khóa chuyển mạch NPC ba bậc

Điện áp ngõ ra của nghịch lưu tăng áp tựa khóa chuyển mạch NPC ba bậc được xác định theo phương trình (2.4):

$$\hat{v}_x = \frac{M \cdot V_{PN}}{2} = M \cdot V_C = \frac{M.V_{dc}}{(1-2D_0)} \tag{2.4}$$

2.2 Cở sở lý thuyết về kỹ thuật điều chế vector không gian



Hình 2.5. Giản đồ vector cho cấu hình nghịch lưu 3 pha 3 bậc

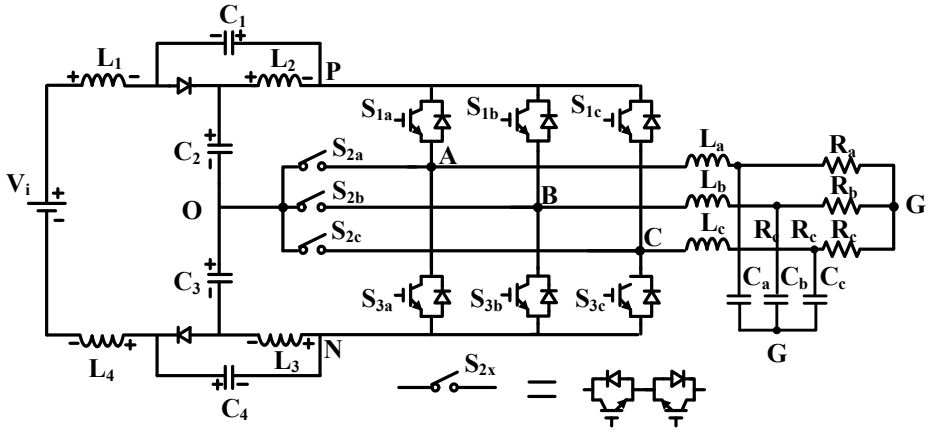
$$\vec{V}_{ref} = M.\frac{V_{PN}}{\sqrt{3}}.e^{j\theta} \tag{2.5}$$

$$\vec{V}_{ref}.T_s = \vec{V}_1.T_a + \vec{V}_2.T_b + \vec{V}_7.T_c \tag{2.6}$$

$$\begin{cases} t_a = T_S - 2mT_S \sin(\theta) \\ t_b = 2mT_S \sin(\pi/3+\theta) - T_S \\ t_c = T_S - 2mT_S \sin(\pi/3-\theta) \end{cases} \tag{2.7}$$

2.3 Cở sở lý thuyết về nghịch lưu tăng áp với khả năng chịu lỗi

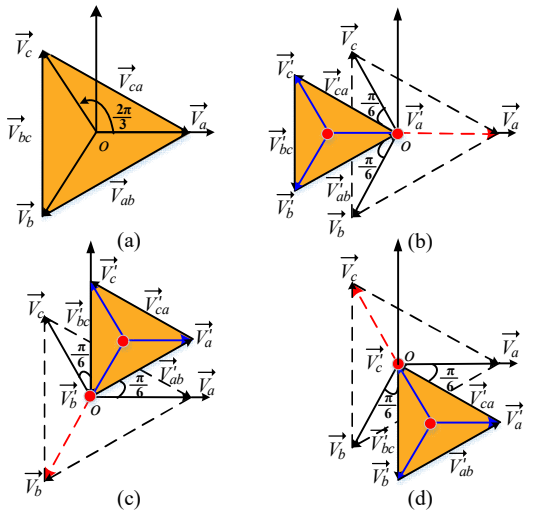
Hệ thống Hình 2.6 không chỉ hoạt động như một bộ nghịch lưu một chặng mà còn có khả năng tăng-giảm áp để bù biên độ cho pha bị lỗi.



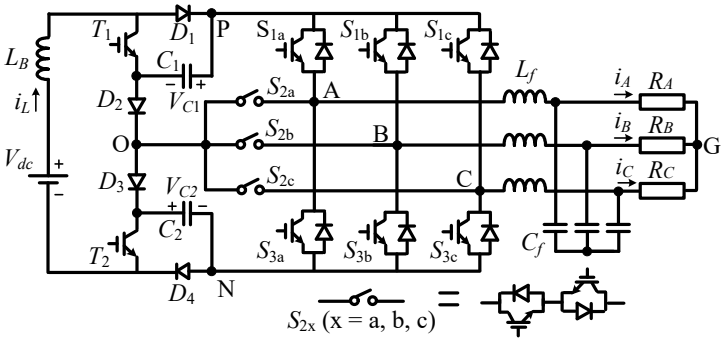
Hình 2.6: Nghịch lưu 3 pha tựa nguồn Z hoạt động trong điều kiện bị lỗi.

Như Hình 2.7 ở điều kiện trước lỗi góc pha giữa pha B và pha C là 120^0. Khi xảy ra lỗi tại pha A, điện áp V_a bằng không, lúc này để điện áp dây ngõ ra không thay đổi, góc pha của pha B và pha C được thay đổi một góc 60^0 như Hình 2.7 (b). Hình 2.8. Điện áp trên tụ điện V_{C1} và V_{C2} được xác định như phương trình (2.8):

$$V_C = V_{C1} = V_{C2} = \frac{V_{dc}}{2-3D_0-d} \tag{2.8}$$



Hình 2.7 Những vector điện áp tham chiếu trong (a) điều kiện bình thường (b) lỗi pha A, (c) lỗi pha B, (d) lỗi pha C.



Hình 2.8 Cấu hình 3L-qSBT^{2}I

Hình 2.7 và Hình 2.8 điện áp đỉnh ngõ ra trong trạng thái lỗi hở mạch khóa S_{1x} được xác định:

$$\hat{v}_x = \frac{M \cdot V_{PN}}{2\sqrt{3}} = \frac{M \cdot V_C}{\sqrt{3}} = \frac{M/\sqrt{3}}{2 - 3D_0 - d} V_{dc}. \quad (2.9)$$

Từ phương trình (2.9) có thể thấy rằng, điện áp ngõ ra sẽ phụ thuộc vào ba thông số điều khiển đó là M, D_0 và d. Để bù điện áp ngõ ra sau lỗi người nghiên cứu có thể thay đổi bởi các thông số này.

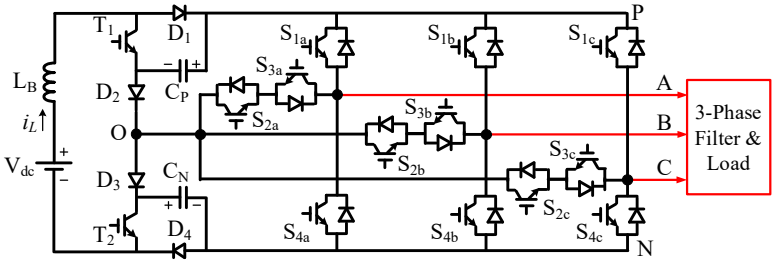
Kết luận chương 2:

Cấu hình nghịch lưu truyền thống có giải thuật đơn giản. Tuy nhiên, cấu hình này vẫn còn tồn tại vấn đề ngắn mạch của hai khóa bán dẫn trên cùng một nhánh của bộ nghịch lưu. Cấu hình nguồn Z, có hai loại cấu hình: a) cấu hình sử dụng các phần tử thụ động (L, C) để tăng áp và b) cấu hình sử dụng các phần tử tích cực (D, SW) để tăng áp. Tác giả nhận thấy rằng, khi sử dụng cấu hình các phần tử tích cực, cấu hình này giảm nhiều phần tử thụ động cũng như giải thuật điều khiển linh hoạt hơn so với giải thuật truyền thống (thông số điều khiển M và D), tùy vào tiêu chí lựa chọn các mục tiêu ngõ ra. Vì vậy, trong luận án này tác giả sẽ tập trung nghiên cứu cấu hình nghịch lưu tăng áp tựa khóa chuyển mạch 3 bậc hình T.

Chương 3: Nghịch lưu tăng áp tựa khóa chuyển mạch ba bậc hình T

3.1. Cấu hình nghịch lưu tăng áp tựa khóa chuyển mạch ba bậc hình T (3L-qSBT^{2}I)

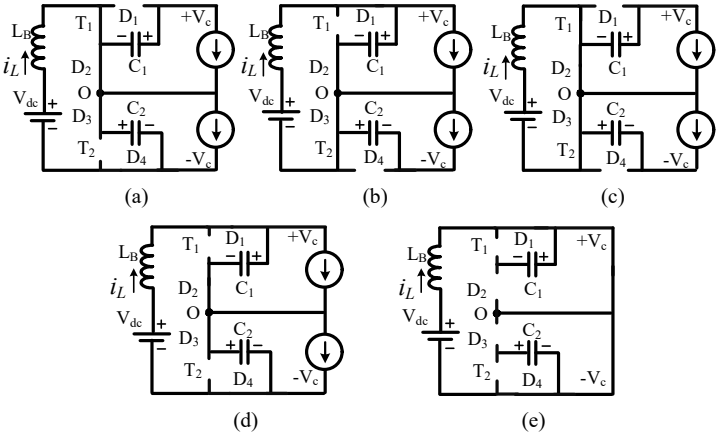
3.1.1 Sơ đồ và nguyên lý của 3L-qSBT^{2}I



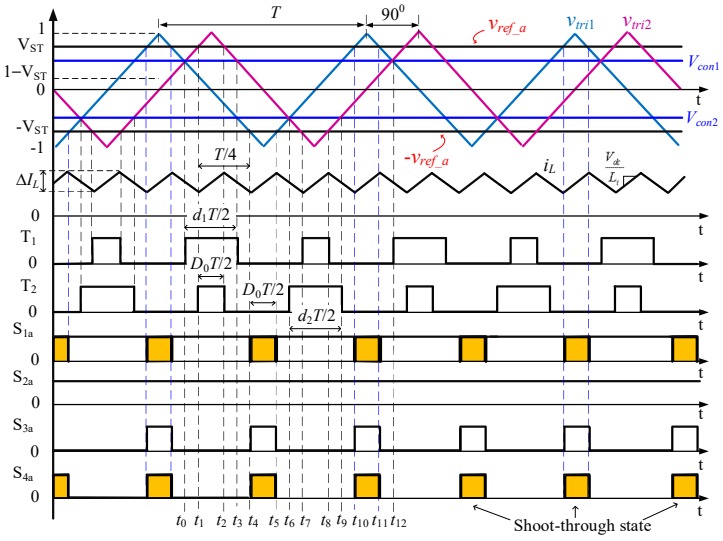
Hình 3.1: Cấu hình của 3L-qSBT^{2}I

3.1.2 Nguyên lý hoạt động của 3L-qSBT^{2}I

Nguyên lý hoạt động của mạch dựa vào giải thuật điều khiển PWM này được trình bày trong Bảng 3.1 và Hình 3.3.



Hình 3.2: Trạng thái hoạt động của 3L-qSBT^{2}I. (a) Trạng thái không ngắn mạch 1 (NST 1), (b) trạng thái không ngắn mạch 2 (NST 2), (c) trạng thái không ngắn mạch 3 (NST 3), (d) trạng thái không ngắn mạch 4 (NST 4) và (e) trạng thái ngắn mạch (ST).



Hình 3.3: Phương pháp PWM điều khiển pha A cho 3L-qSBT^{2}I

Tần số của dòng điện cuộn dây I_L trong Hình 3.3 có thể được xác định như sau:

$$f_L = 4/T = 4f_s, \tag{3.1}$$

Như đã trình bày ở trên, độ gợn dòng điện của cuộn dây tần số cao của 3L-qSBT^{2}I giảm đi đáng kể so với các bộ nghịch lưu thông thường. *Đây chính là một trong ba ưu điểm được đề xuất trong chương 3 của luận án.*

3.2. Phân tích trạng thái ổn định cho 3L-qSBT^{2}I

Áp dụng định lý cân bằng điện áp trên cuộn dây L_B và định lý cân bằng dòng điện trên tụ C_1 và C_2, điện áp trên tụ và dòng điện cuộn dây được xác định:

$$\begin{cases} V_C = V_{C1} = V_{C2} = \dfrac{2V_{dc}}{4-6D_0-d_1-d_2} \\ I_L = \dfrac{4(1-D_0)}{4-6D_0-d_1-d_2} I_{load}. \end{cases} \tag{3.2}$$

Điện áp pha đỉnh ngõ ra được xác định như sau:

$$\hat{v}_x = \frac{M \cdot V_{PN}}{2} = M \cdot V_C = \frac{2M}{4-6D_0-d_1-d_2} V_{dc}. \tag{3.3}$$

Hệ số tăng áp của 3L-qSBT^{2}I được xác định như sau:

$$B = \frac{V_{PN}}{V_{dc}} = \frac{2V_C}{V_{dc}} = \frac{4}{4-6D_0-d_1-d_2}. \tag{3.4}$$

Như trình bày ở Hình 3.3, hằng số điện áp V_{con1} và hằng số điện áp V_{con2} thay đổi từ [1-V_{ST}, V_{ST}] đến [$-V_{ST}$, V_{ST}-1]. Do đó d_1 và d_2 được thay đổi từ D_0 đến 1-D_0 như sau:

$$D_0 \le d_1, d_2 \le 1-D_0. \tag{3.5}$$

Khi $d_1 = d_2 = D_0$, hệ số tăng áp nhỏ nhất của 3L-qSBT^{2}I được định nghĩa là:

$$B_{\min} = 1/(1-2D_0). \tag{3.6}$$

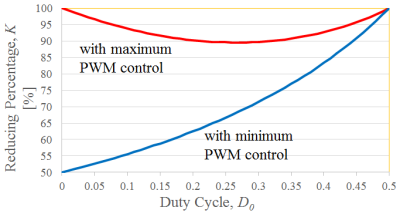
Khi $d_1 = d_2 = D_0$, hệ số tăng áp nhỏ nhất của 3L-qSBT^{2}I được định nghĩa là:

$$B_{\max} = 2/(1-2D_0) = 2B_{\min}. \tag{3.7}$$

Độ lợi điện áp của 3L-qSBT^{2}I được xác định:

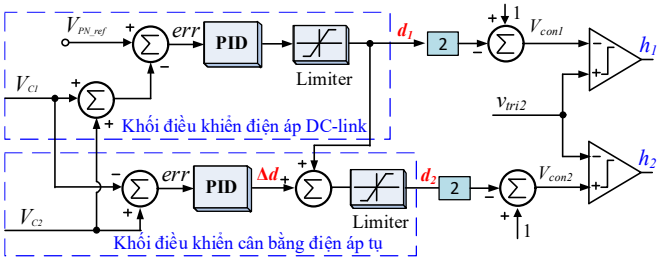
$$\begin{cases} G_{\min} = \dfrac{\hat{v}_x}{V_{dc}/2} = M \cdot B_{\min} = \dfrac{M}{2M-1} \\ G_{\max} = \dfrac{\hat{v}_x}{V_{dc}/2} = M \cdot B_{\max} = \dfrac{2M}{2M-1}. \end{cases} \tag{3.8}$$

Trong những mạch nghịch lưu nguồn kháng truyền thống, chỉ số điều chế luôn luôn được lựa chọn sao cho điện áp ngõ vào nhỏ nhất và được giữ cố định. Trong khi thông số điều khiển là chu kỳ ngắn mạch D_0. Theo kết quả đó, chỉ số điều chế được lựa chọn trong những nghịch lưu thông thường là không tối ưu tại chu kỳ ngắn mạch nhỏ bởi vì M nhỏ hơn (1-D_0). Với phương pháp điều khiển PWM của 3L-qSBT^{2}I, cả hai hệ số M và D_0 được chọn giá trị cố định và $M=1$-D_0, khi đó những hệ số điều khiển của 3L qSBT^{2}I là d_1 và d_2. Do đó, việc lựa chọn chỉ số điều chế trong những nghịch lưu thông thường như những nghịch lưu mạng nguồn kháng 3 bậc là thấp hơn 3L-qSBT^{2}I. *Đây cũng là một trong ba điểm mới trong chương 3 của luận án cải thiện chỉ số điều chế cao nhất có thể*.



Hình 3.4: Phần trăm giảm của độ gợn dòng điện cuộn dây 3L-qSBT^{2}I so với nghịch lưu truyền thống.

3.3. Cân bằng điện áp trên tụ và ổn định DC-link cho 3L-qSBT^{2}I



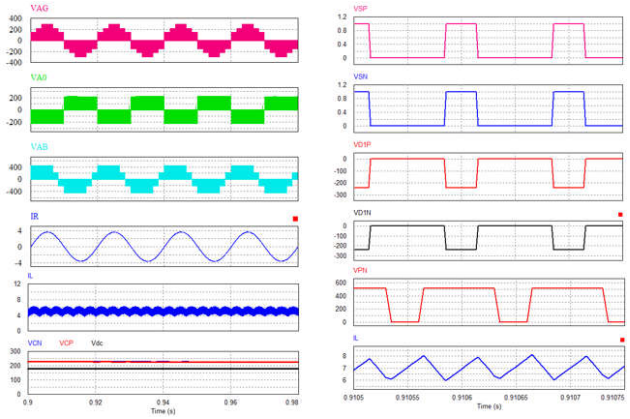
Hình 3.5: Điều khiển điện áp DC-link và điều khiển cân bằng điện áp trên tụ cho 3L-qSBT^{2}I.

3.4. Kết quả mô phỏng và thực nghiệm

3.4.1. Kết quả mô phỏng

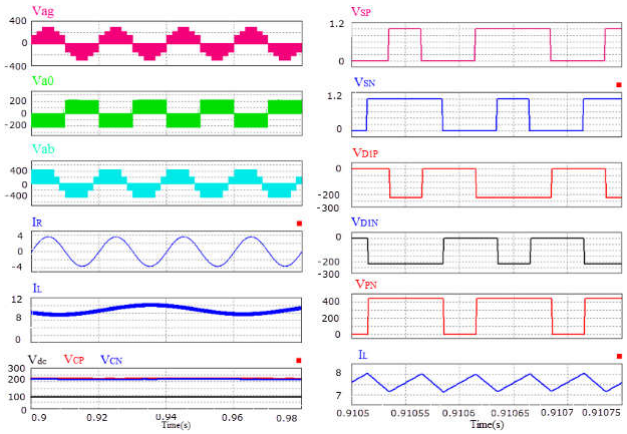
Bảng 3.1: Những thông số được sử dụng trong mô phỏng và thực nghiệm.

Thông số/thành phần		Giá trị
Điện áp ngõ vào	V_{dc}	90 – 180 V
Điện áp ngõ ra mong muốn	V_{ph}	111 Vrms
Tần số ngõ ra	f_o	50 Hz
Tần số sóng mang	f_s	5 kHz
Tỷ số ngắn mạch ST	D_0	0.3
Chỉ số điều chế	M	0.7
Cuộn dây tăng áp	L_B	3 mH/ 20 A
Tụ điện	$C_1 = C_2$	2200 µF/400 V
Bộ lọc 3 pha *LC*	L_f và C_f	3 mH and 10 µF
Tải trở 3 pha	R_{load}	40Ω



(a) (b)

Hình 3.6: Kết quả mô phỏng cấu hình 3L-qSBT^{2}I khi V_{dc} = 180 V và $d_1 = d_2 = 0.3$.

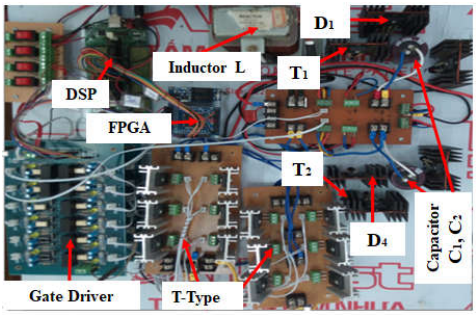


(a) (b)

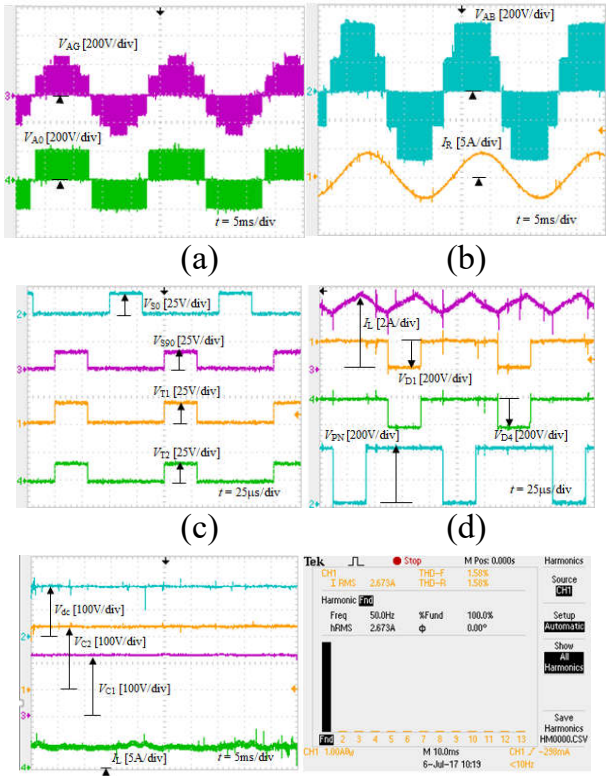
Hình 3.7: Kết quả mô phỏng cấu hình 3L-qSBT^{2}I khi V_{dc} = 90 V và $d_1 = d_2 = 0.7$.

3.4.2. Kết quả thực nghiệm

Một mô hình với công suất 1 KW dựa vào vi điều khiển xử lý tín hiệu số TMS320F28335 để kiểm chứng hiệu quả của 3L-qSBT^{2}I với phương pháp điều khiển PWM đề nghị.



Hình 3.8: Mô hình thực nghiệm cho cấu hình đề nghị 3L-qSBT^{2}I.

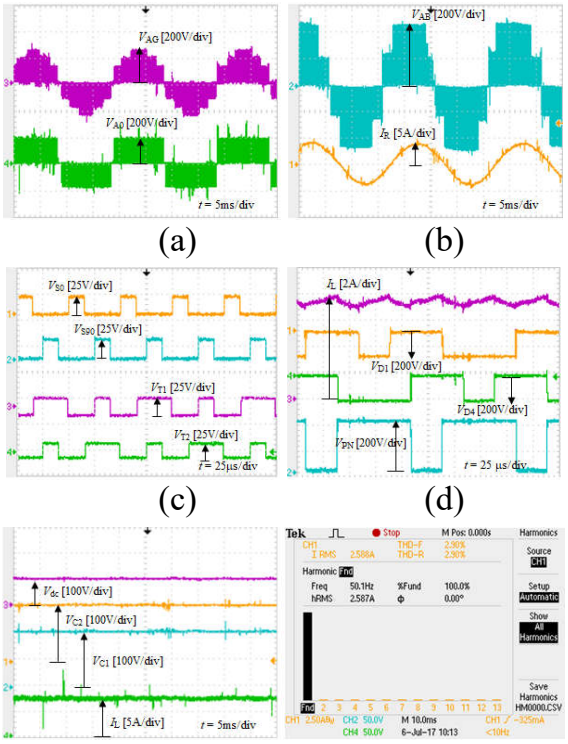


(a) (b)

(c) (d)

(e) (f)

Hình 3.9 kết quả thực nghiệm cấu hình đề xuất khi V_{dc} = 180 V và $d_1 = d_2 = 0.3$.



Hình 3.10 Kết quả thực nghiệm cho 3L-qSBT^{2}I khi V_{dc} = 90 V và $d_1 = d_2 = 0.7$.

Hình 3.9 (a) và Hình 3.10 (a) dạng sóng nhìn từ trên xuống dưới là điện áp pha ngõ ra V_{AG} và điện áp pha so với trung tính nguồn V_{AO}. Trong Hình 3.9 (b) và Hình 3.10 (b) dạng sóng nhìn từ trên xuống dưới là điện áp dây ngõ ra V_{AB} và dạng sóng dòng điện tải I_R. Trong Hình 3.9 (c) và Hình 3.10 (c) dạng sóng nhìn từ trên xuống dưới là tín hiệu điều khiển ngắn mạch V_{S0} cho các khóa phía hình T và những tín hiệu điều khiển V_{S90}, V_{T1} và V_{T2}. Trong Hình 3.9 (d) và Hình 3.10 (d) dạng sóng nhìn từ trên xuống dưới là dòng điện của cuộn dây tăng áp, điện áp diode V_{D1}, điện áp diode V_{D4} và điện áp DC-link. Trong Hình 3.9 (e) và Hình 3.10 (e) những dạng sóng nhìn từ trên xuống dưới là điện áp ngõ vào V_{dc}, điện áp trên tụ C_2, điện áp trên tụ C_1 và dòng điện ngõ vào. Hình 3.9 (f) và Hình 3.10 (f) trình bày độ méo dạng dòng điện tải (THD). Hình 3.9 và Hình 3.10 là dòng điện ngõ vào và ngõ ra được đo lường bởi cảm biến áp LEM-LA 25-P.

Kết luận chương 3:

Trên cơ sở phân tích bộ nghịch lưu tăng áp, các công trình nghiên cứu về nghịch lưu tăng áp trong và ngoài nước, Tác giả đề xuất cấu hình nghịch lưu tăng áp trực tiếp có công suất nhỏ, giảm các khóa bán dẫn công suất. Nghịch lưu tăng áp trực tiếp trên đề xuất kỹ thuật điều khiển phù hợp:

a) Giảm độ gợn dòng điện ngõ ra nguồn điện một chiều;

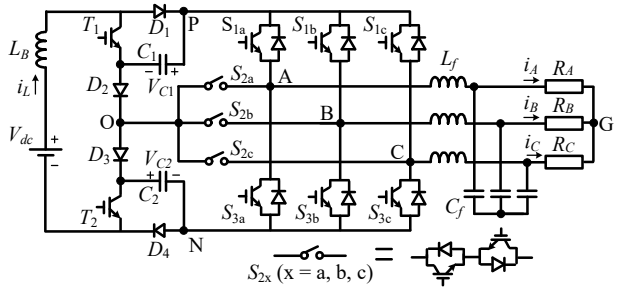
b) Độ lợi điện áp cao so với cấu hình tương tự;

c) Chỉ số điều chế cao nhất có thể so với cấu hình tương tự;

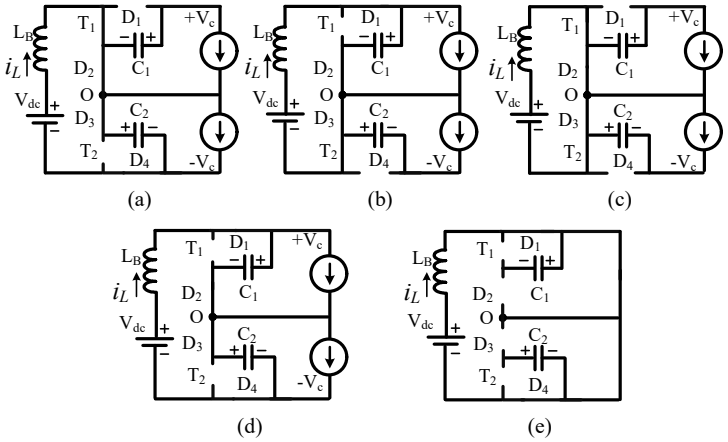
d) Hiệu suất của cấu hình và giải thuật đạt 87%.

Chương 4: Kỹ thuật điều chế vector không gian cho nghịch lưu tăng áp tựa khoá chuyển mạch 3 bậc hình T có khả năng triệt tiêu điện áp common mode

4.1. Nguyên lý hoạt động và giải thuật triệt tiêu common mode cho 3L-qSBT²I.



Hình 4.1 Cấu hình 3L-qSBT²I



Hình 4.2: Trạng thái hoạt động của 3L-qSBT²I. (a) Trạng thái không ngắn mạch 1 (NST 1), (b) trạng thái không ngắn mạch 2 (NST 2), (c) trạng thái không ngắn mạch 3 (NST 3), (d) trạng thái không ngắn mạch 4 (NST 4) và (e) trạng thái ngắn mạch (ST).

4.1.1. Nguyên lý hoạt động của 3L-qSBT²I.

4.1.1.1. Trạng thái không ngắn mạch.

Trong trạng thái NST1, khóa T_1 được kích đóng, trong khi khóa T_2 bị kích ngắt, như trình bày ở Hình 4.2 (a). Diode D_1 bị phân cực ngược, trong khi các diode D_2, D_3 và D_4 được phân cực thuận. Cuộn dây L_B và tụ C_1 xả năng lượng, trong khi đó tụ C_2 được nạp.

Trong trạng thái NST2, khóa T_1 bị kích ngắt, trong khi khóa T_2 được kích đóng, như trình bày ở Hình 4.2 (b). Diode D_1, D_2, và D_3 được phân cực thuận, trong khi các diode D_4 bị phân cực ngược. Cuộn dây L_B và tụ C_2 xả năng lượng, trong khi đó tụ C_1 được nạp.

Trong trạng thái NST3, các khóa T_1 và T_2 được kích đóng, như trình bày ở Hình 4.2 (c). Các diode D_1, và D_4 bị phân cực ngược, trong khi các diode D_2 và D_3 được phân cực thuận. Cuộn dây L_B nạp năng lượng, trong khi đó tụ C_1 và C_2 xả năng lượng. Khoảng thời gian của trạng thái này là $D_0.T$, với D_0 là chu kỳ ngắn mạch trong một chu kỳ đóng/ngắt T.

Trong trạng thái NST4, các khóa T_1 và T_2 bị kích ngắt, như trình bày ở Hình 4.2 (d). Các diode D_1, D_2, D_3 và D_4 được phân cực thuận. Các tụ C_1 và C_2 được nạp năng lượng từ điện áp ngõ vào V_{dc}. Trong khi cuộn dây L_B truyền năng lượng từ nguồn đến mạch chính, trong khi đó tụ C_1 và C_2 xả năng lượng. Khoảng thời gian của trạng thái này là $D_0.T$, với D_0 là tỉ số ngắn mạch trong một chu kỳ đóng/ngắt T.

4.1.1.2 Trạng thái ngắn mạch (ST)

Trong trạng thái (ST), các khóa S_{1x}-S_{3x} bên phía nghịch lưu hình T được kích đóng đồng thời, trong khi các khóa T_1 và T_2 bị kích ngắt. Mạch tương đương trong trạng thái này được trình bày ở Hình 4.2 (e).

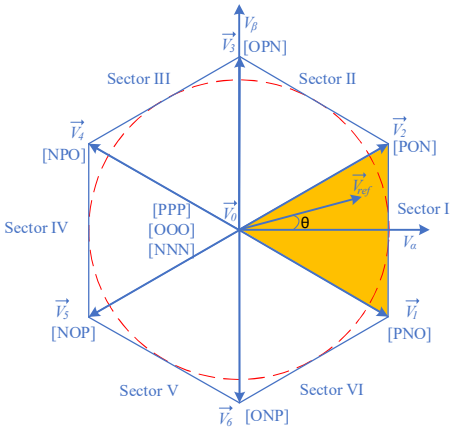
4.1.2. Phân tích trạng thái ổn định cho 3L-qSBT^{2}I

$$V_{x,RMS} = \frac{M.V_C}{\sqrt{2}} = \frac{M}{\sqrt{2}}.\frac{V_{dc}}{2-3D_0-d}. \quad (4.1)$$

4.1.3. Giải thuật điều chế vector không gian triệt tiêu điện áp common mode của 3L-qSBT^{2}I.

$$V_{CMV} = V_{GO} = \frac{V_{AO}+V_{BO}+V_{CO}}{3}. \quad (4.2)$$

Trong suốt quá trình hoạt động, trạng thái ngắn (ST) mạch được thêm vào vector zero để không ảnh hưởng đến điện áp ngõ ra mà vẫn duy trì trạng thái tăng áp.



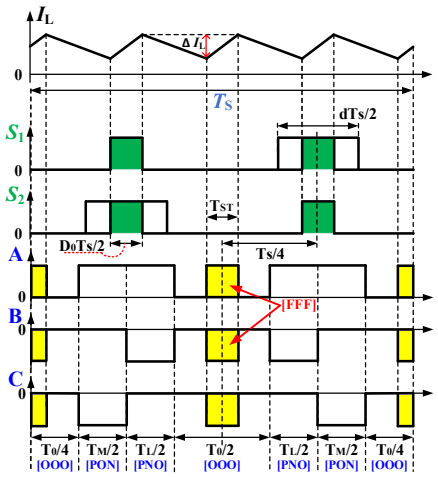
Hình 4.3: Sơ đồ vector không gian của 3LT^{2}I

Chuỗi xung đóng/ngắt cho sector 1 được sắp xếp là [OOO]-[PON]-[PNO]-[OOO]-[PNO]-[PON]-[OOO].

Để đạt được trạng thái ngắn mạch (ST), tất cả các khóa của các nhánh bộ nghịch lưu phải được kích đóng đồng thời. Như kết quả, điện áp ngõ ra là zero mà kết quả này giống trạng thái vector zero. Vector ngắn mạch được thêm vào vector zero, vì vậy vector zero được thay đổi theo phương trình (4.3):

$$\begin{cases} \vec{V}_0'.T_0' = \vec{V}_0 T_0 - \vec{V}_{ST}.T_{ST} \\ T_0' = T_0 - T_{ST} = T_0 - D_0 T_S \end{cases}. \quad (4.3)$$

Để đạt được kỳ vọng mà luận án đặt ra, tác giả kết hợp trạng thái ngắn mạch và chuỗi xung đã trình bày ở Hình 4.3. Khi đó chuỗi xung được sắp xếp lại như sau: [FFF]-[OOO]-[PON]-[PNO]-[OOO]-[FFF]-[OOO]-[PNO]-[PON]-[OOO]-[FFF]. Với [FFF] là vector ngắn mạch.



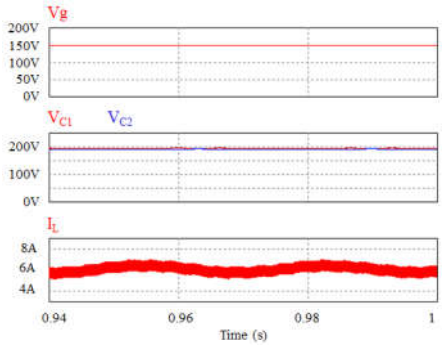
Hình 4.4: Chuỗi xung và tín hiệu điều khiển của sector 1 cho 3L-qSBT^{2}I-ECMV

4.2. Kết quả mô phỏng và thực nghiệm cho 3L-qSBT^{2}I-RCMV.

4.2.1. Kết quả mô phỏng.

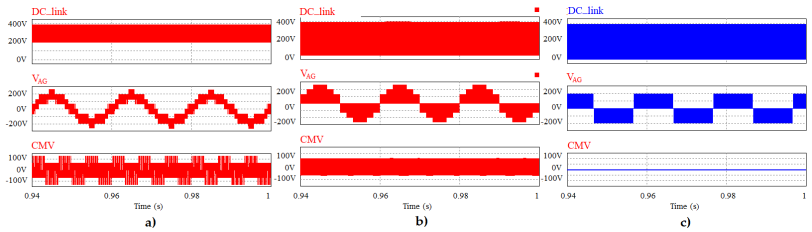
Bảng 4.1: Thông số mô phỏng và thực nghiệm cho 3L-qSBT^{2}I-ECMV.

Tham số/thành phần		Giá trị
Điện áp ngõ vào	V_{dc}	150 V
Điện áp ngõ ra mong muốn	V_{XG}	110 Vrms
Tần số ngõ ra	f_o	50 Hz
Tần số sóng mang	f_s	5 kHz
Tỷ số ngắn mạch và chỉ số điều chế	D_0, M	0.2, 0.8
Cuộn dây tăng áp	L_B	3 mH/ 20 A, 0.12 Ω
Tụ điện	$C_1 = C_2$	2200 µF, 44 mΩ
Bộ lọc 3 pha LC	L_f and C_f	3 mH and 10 µF
Tải trở ba pha	R_{load}	40Ω



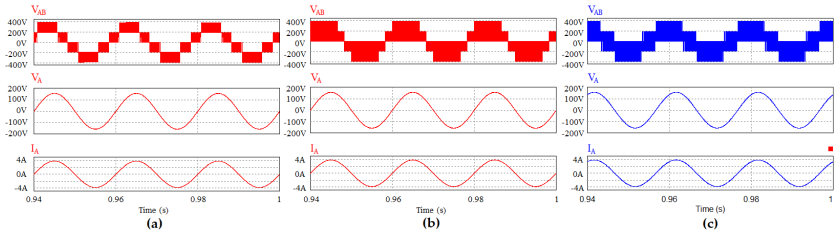
Hình 4.5: Kết quả mô phỏng điện áp ngõ vào DC (V_{dc}), điện áp trên tụ (V_{C1} và V_{C2}) và dòng điện cuộn dây tăng áp (I_L) của phương pháp 3L-qSBT^{2}I-ECMV.

Hình 4.5 nhìn từ trên xuống dưới điện áp ngõ vào (V_{dc}), điện áp trên tụ (V_{C1} và V_{C2}) và dòng điện cuộn dây tăng áp (I_L) của phương pháp 3L-qSBT^{2}I-ECMV. Việc mô phỏng được tiến hành với các thông số như ở Bảng 4.1. Kết quả, điện áp trên tụ điện được tăng áp lên 194.8 V theo phương trình (4.1) và kết quả mô phỏng đo được trên tụ V_{C1} và V_{C2} đạt được 196 V và 193 V. Giá trị đỉnh của điện áp DC-link (tổng điện áp hai tụ C_1 và C_2) đo được 389 V. Trị trung bình dòng điện ngõ vào (dòng điện của cuộn dây tăng áp) khi mô phỏng đạt được 6.1 A như đã trình bày trong Hình 4.5. Trong một chu kỳ điện áp tải ngõ ra giá trị lớn nhất và nhỏ nhất của dòng điện cuộn dây tăng áp đạt được 7 A và 5.2 A.



Hình 4.6: Kết quả mô phỏng điện áp DC-link, điện áp pha (V_{AG}) và CMV của (a) Phương pháp 1, (b) phương pháp 2 và (c) phương pháp 3L-qSBT^{2}I-ECMV.

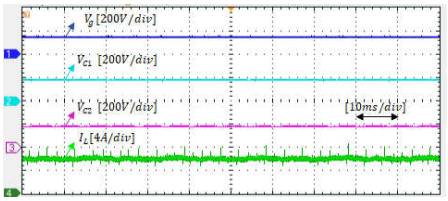
Như đã trình bày ở Hình 4.6, giá trị CMV của phương pháp 1 có biên độ lớn nhất $2V_C/3$ và đạt 130 V. Phương pháp 2 có biên độ CMV trung bình thay đổi từ $+V_C/3$ (65 V) đến $-V_C/3$ (-65 V). Phương pháp 3L-qSBT^{2}I-ECMV có CMV gần bằng $0V$.



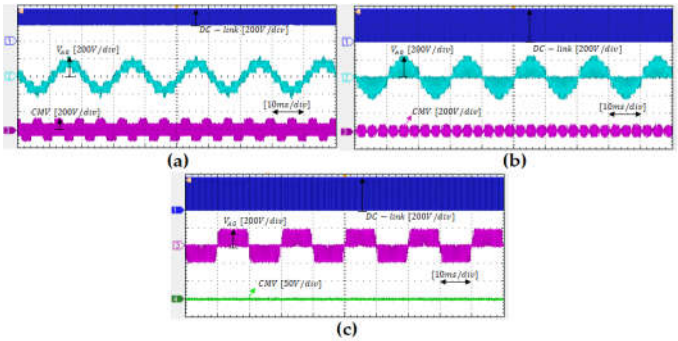
Hình 4.7: Kết quả mô phỏng điện áp dây ngõ ra (V_{AB}), điện áp tải ngõ ra (V_{RA}) và dòng điện ngõ ra (I_A) của (a) Phương pháp 1, (b) phương pháp 2 và (c) phương pháp 3L-qSBT^{2}I-ECMV.

Hình 4.7 Trình bày kết quả mô phỏng điện áp dây ngõ ra (V_{AB}), điện áp tải ngõ ra (V_{RA}) và dòng điện ngõ ra (I_A). Giá trị THD của điện áp dây ngõ ra (V_{AB}) cả ba phương pháp mô phỏng đạt được 42%, 67.3%, và 77.1%.

4.2.2. Kết quả thực nghiệm.

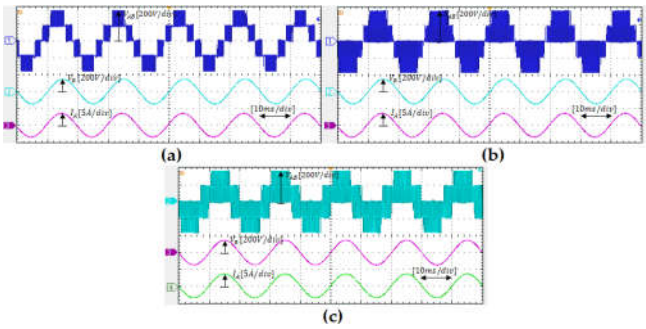


Hình 4.8: Kết quả thực nghiệm của điện áp ngõ vào DC (V_{dc}), điện áp trên tụ C_1 và C_2 (V_{C1} và V_{C2}) và dòng điện cuộn dây tăng áp của 3L-qSBT^{2}I-ECMV.



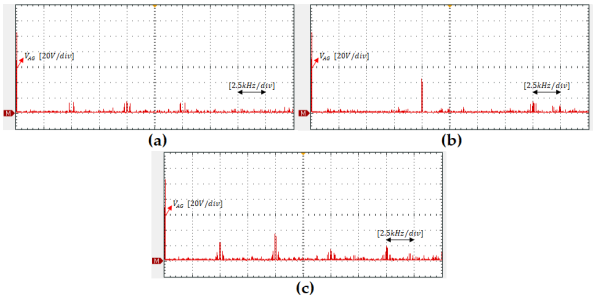
Hình 4.9: Kết quả thực nghiệm của điện áp DC-link, điện áp pha (V_{AG}) và CMV của (a) Phương pháp 1, (b) phương pháp 2 và (c) phương pháp 3L-qSBT^{2}I-ECMV.

Như đã trình bày ở Hình 4.9 phương pháp 3L-qSBT^{2}I-ECMV giảm được 91.5% và 85.7% so sánh với phương pháp 1 và phương pháp 2.

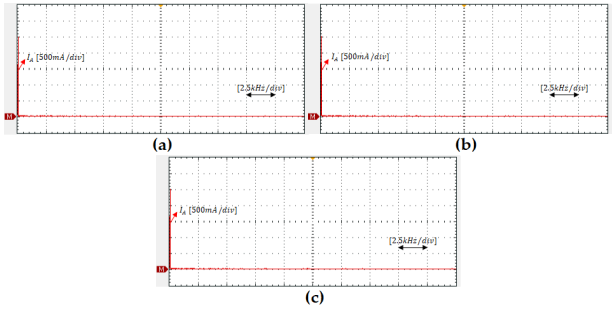


Hình 4.10: Kết quả thực nghiệm điện áp dây ngõ ra (V_{AB}), điện áp tải ngõ ra (V_{RA}) và dòng điện ngõ ra (I_A) của (a) Phương pháp 1, (b) phương pháp 2 và (c) phương pháp 3L-qSBT^{2}I-ECMV.

Hình 4.10 giá trị hiệu dụng của điện áp ngõ ra và dòng điện ngõ ra là tương tự cho phương pháp 1, phương pháp 2 và phương pháp 3L-qSBT^{2}I-ECMV và đo được từ thực nghiệm 105 V_{RMS}, 104 V_{RMS} và 104 V_{RMS}.



Hình 4.11: Kết quả thực nghiệm phân tích THD của điện áp ngõ ra (V_{AG}). (a) Phương pháp 1, (b) phương pháp 2 và (c) phương pháp 3L-qSBT^{2}I-ECMV.



Hình 4.12: Kết quả thực nghiệm phân tích THD của dòng điện ngõ ra (I_A). (a) Phương pháp 1, (b) phương pháp 2 và (c) phương pháp 3L-qSBT^{2}I-ECMV.

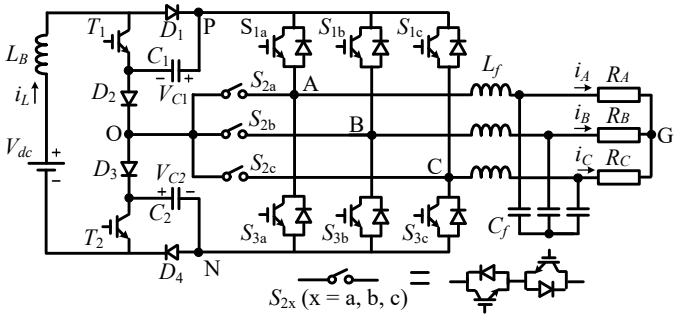
Hình 4.11 và Hình 4.12 phân tích FFT của điện áp ngõ ra (V_{AG}) và dòng điện ngõ ra (I_A) được thực hiện cho cả ba phương pháp. Phổ hài của V_{AG} và I_A được xem xét, biên độ hài bậc một của điện áp pha ngõ ra và dòng điện tải ngõ ra của ba phương pháp là tương tự nhau và đo được 104.5 V và 2.55 A.

Kết luận chương 4

Trên cơ sở phân tích 3L-qSBT^{2}I-ECMV, các công trình nghiên cứu về 3L-qSBT^{2}I-ECMV trong và ngoài nước, tác giả đề xuất cấu hình 3L-qSBT^{2}I-ECMV công suất nhỏ, với khả năng triệt tiêu được điện áp common mode (CMV), mặc dù THD_I cao hơn phương pháp 1 và phương pháp 2. Tuy nhiên giá trị 3.3% vẫn nhỏ hơn nhiều so với tiêu chuẩn cho phép 5%.

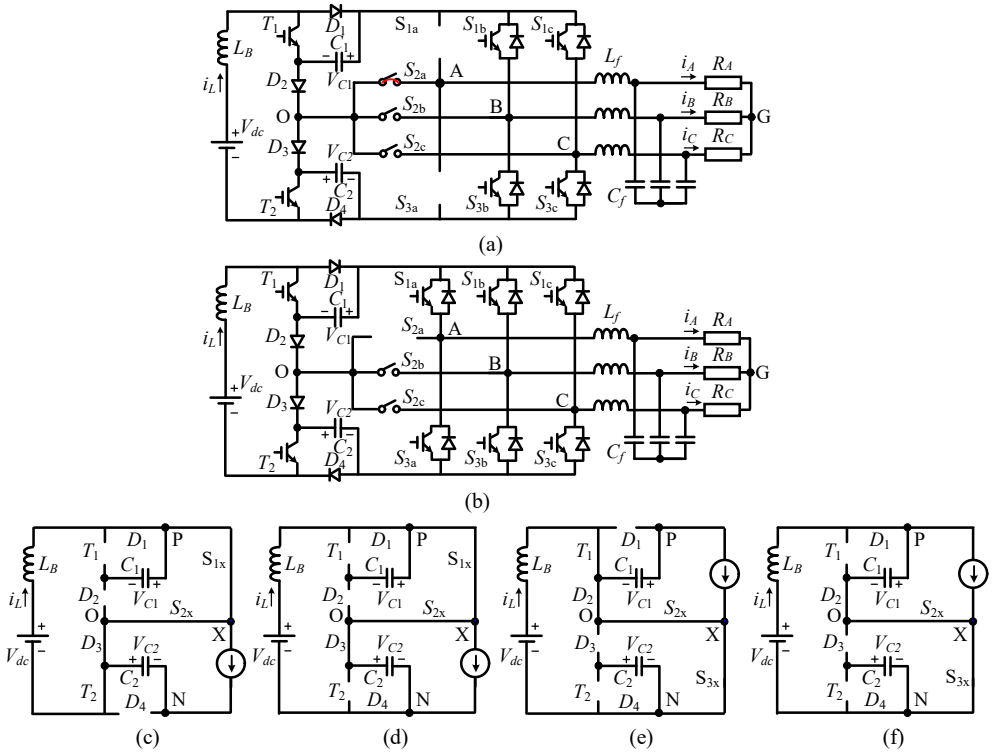
Chương 5: Nghịch lưu hình T tăng áp tựa khóa chuyển mạch 3 bậc với khả năng chịu lỗi hở mạch các khóa công suất

5.1. Nguyên lý hoạt động và giải thuật chịu lỗi 3L-qSBT^{2}I.



Hình 5.1 Cấu hình 3L-qSBT^{2}I

5.1.1. Nguyên lý hoạt động của chịu lỗi 3L-qSBT^{2}I.



Hình 5.2 Trạng thái hoạt động của chịu lỗi 3L-qSBT^{2}I trong những điều kiện lỗi khóa công suất. (a) lỗi hở mạch S_{1a} hoặc S_{3a}, (b) lỗi hở mạch của S_{2a} và (c) trạng thái NST5 với lỗi hở mạch của T_1 hoặc T_2 và (d) trạng thái NST6 với lỗi hở mạch của T_1 hoặc T_2.

Hoạt động chịu lỗi 3L-qSBT^{2}I có thể được chia thành ba trường hợp: lỗi hở mạch S_{1x} hoặc S_{3x}, lỗi hở mạch S_{2x} (x=a, b, c) và lỗi hở mạch của T_1 hoặc T_2. Hình 5.2 trình bày ba điều kiện lỗi của pha A. Hình 2.7 trình bày những vector điện áp tham chiếu của nghịch lưu hình T trong điều kiện hoạt động bình thường ($\overrightarrow{V_a}$, $\overrightarrow{V_b}$, và $\overrightarrow{V_c}$) và trong điều kiện hoạt động lỗi ($\overrightarrow{V_a'}$, $\overrightarrow{V_b'}$ và $\overrightarrow{V_c'}$). Khi lỗi xảy ra tại S_{1x} hoặc S_{3x} những vertor điện áp tham chiếu của nghịch lưu hình T phải được định nghĩa lại theo ($\overrightarrow{V_a'}$, $\overrightarrow{V_b'}$ và $\overrightarrow{V_c'}$) như Hình 5.3 (b) đến 5.3 (d). Bảng 5.1 trình bày góc pha của những vector điện áp tham chiếu của nghịch lưu trong điều kiện trước và sau lỗi.

Bảng 5.1: Những góc pha chuẩn trong điều kiện bình thường và xảy ra lỗi.

Tín hiệu điều chế	$\overrightarrow{V_a'}$	$\overrightarrow{V_b'}$	$\overrightarrow{V_c'}$	$\overrightarrow{V_{ab}'}$	$\overrightarrow{V_{bc}'}$	$\overrightarrow{V_{ca}'}$
Hoạt động bình thường		-2π/3	2π/3	π/6	-π/2	5π/6
Lỗi pha A	0	-5π/6	5π/6	π/6	-π/2	5π/6
Lỗi pha B	π/6	0	π/2	π/6	-π/2	5π/6
Lỗi pha C	-π/6	-π/2	0	π/6	-π/2	5π/6

5.1.1.1. Điều khiển chịu lỗi khi S_{1x} hoặc S_{3x} bị lỗi

Khi lỗi xảy ra với S_{1a} hoặc S_{3a} như trình bày ở Hình 5.2 (a), điện áp ngõ ra pha A (V_{AO}) không thể tạo ra điện áp $+V_C$ hoặc $-V_C$ dẫn đến dòng tải mất đối xứng và méo dạng. Để duy trì điện áp ngõ ra liên tục, S_{2a} kích dẫn kết nối điểm trung tính mạng nguồn kháng với ngõ ra pha A, trong khi hai khóa công suất S_{1a} và S_{3a} được kích ngắt. Mặt khác, những vector điện áp tham chiếu $\overrightarrow{V_a}$, $\overrightarrow{V_b}$,và $\overrightarrow{V_c}$ được định nghĩa như mô tả ở Hình 5.3(b) đến 5.3(d) để giữ cân bằng điện áp dây.

5.1.1.2. Điều khiển chịu lỗi khi S_{2x} bị lỗi

Khi lỗi xảy ra với S_{2a} như trình bày ở Hình 5.2 (b), điện áp cực ngõ ra của pha A (V_{AO}) không thể kết nối với điểm trung tính của mạng nguồn kháng. Để giải quyết những vấn đề lỗi xảy ra với S_{2a}, những khóa công suất chịu lỗi 3L-qSBT^{2}I S_{1a} và S_{3a} được kích đóng để hoạt động như mạch nghịch lưu hai bậc cho pha A, trong khi pha B và pha C vẫn hoạt động như mạch nghịch lưu 3 bậc.

5.1.1.3. Điều khiển chịu lỗi khi T_1 hoặc T_2 bị lỗi

Khi lỗi xảy ra với T_1 hoặc T_2 của mạng nguồn kháng, điện áp trên tụ điện C_1 và C_2 bị mất cân bằng. Khi đó, điện áp pha ngõ ra và dòng tải bị méo dạng cũng như biên độ của chúng bị giảm. Hình 5.2 (c) và 5.2 (d) trình bày hai trạng thái không ngắn mạch khi tái cấu hình với lỗi hở mạch xảy ra với khóa công suất T_1.

5.1.2. Phân tích mạch cho chịu lỗi 3L-qSBT^{2}I.

5.1.2.1 Trạng thái không ngắn mạch

Trong trạng thái NST1. Điện áp cuộn dây tăng áp được xác định như sau:

$$L_B \frac{di_L}{dt} = V_{dc} - V_{C2}. \quad (5.1)$$

Trong trạng thái NST2. Điện áp cuộn dây tăng áp được xác định như sau:

$$L_B \frac{di_L}{dt} = V_{dc} - V_{C1}. \quad (5.2)$$

Trong trạng thái NST3. Điện áp cuộn dây tăng áp được xác định như sau:

$$L_B \frac{di_L}{dt} = V_{dc}. \quad (5.3)$$

Trong trạng thái NST4. Điện áp cuộn dây tăng áp được xác định như sau:

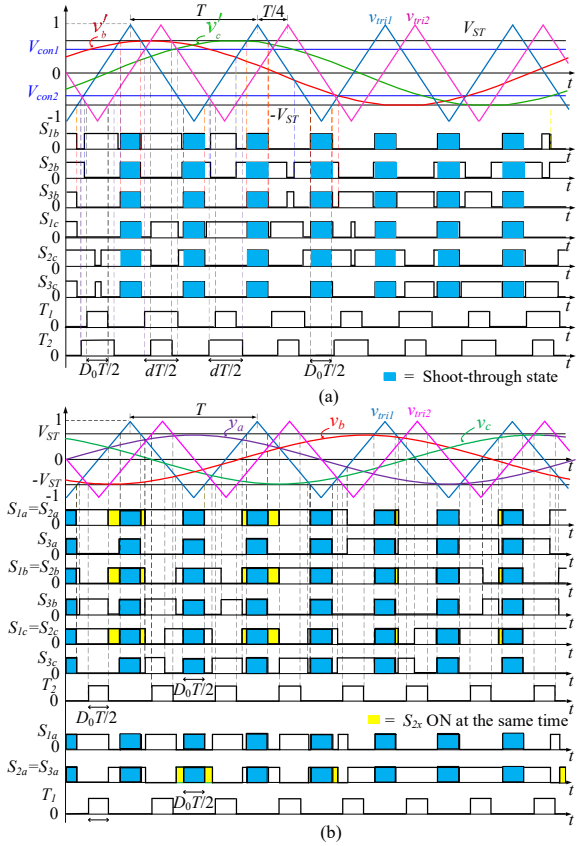
$$L_B \frac{di_L}{dt} = V_{dc} - V_{C1} - V_{C2}. \quad (5.4)$$

5.1.2.2 Trạng thái ngắn mạch

Trong trạng thái ST này. Điện áp cuộn dây tăng áp được xác định như sau:

$$L_B \frac{di_L}{dt} = V_{dc}. \quad (5.5)$$

5.1.3. Phương pháp điều khiển PWM cho chịu lỗi 3L-qSBT²I.



Hình 5.3 Phương pháp điều khiển PWM cho chịu lỗi 3L-qSBT²I dưới những điều kiện (a) lỗi hở mạch của S_{1a} hoặc S_{3a} (b) lỗi hở mạch của T_1.

5.1.4. Phân tích trạng thái ổn định cho chịu lỗi 3L-qSBT²I.

$$V_C = V_{C1} = V_{C2} = \frac{V_{dc}}{2-3D_0-d} \tag{5.6}$$

Điện áp đỉnh ngõ ra được xác định:

$$\hat{v}_x = \frac{M \cdot V_{PN}}{2\sqrt{3}} = \frac{M \cdot V_C}{\sqrt{3}} = \frac{M/\sqrt{3}}{2-3D_0-d} V_{dc}. \tag{5.7}$$

Hệ số tăng áp B của chịu lỗi 3L qSBT²I được xác định:

$$B = \frac{V_{PN}}{V_{dc}} = \frac{2V_C}{V_{dc}} = \frac{2}{2-3D_0-d}. \tag{5.8}$$

5.1.5. Phân tích trạng thái ổn định cho chịu lỗi 3L-qSBT²I khi khóa công suất T_1 của mạng nguồn kháng bị lỗi.

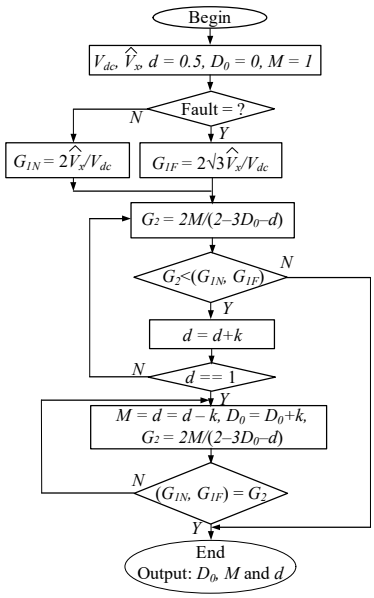
$$V_{C2} = \frac{V_g}{1-2D_0} \tag{5.9}$$

Điện áp đỉnh ngõ ra được xác định:

$$\hat{v}_x = \frac{M \cdot V_{C2}}{2} = \frac{M}{2.(1-2D_0)} V_{dc}. \tag{5.10}$$

5.1.6. Phương pháp điều khiển cho chịu lỗi 3L-qSBT²I.

$$\begin{cases} G_{1N} = \dfrac{2\hat{v}_x}{V_{dc}} & \text{Điều kiện thông thường} \\ G_{1F} = \dfrac{2\sqrt{3}\hat{v}_x}{V_{dc}} & \text{Điều kiện lỗi} \end{cases} \tag{5.11}$$



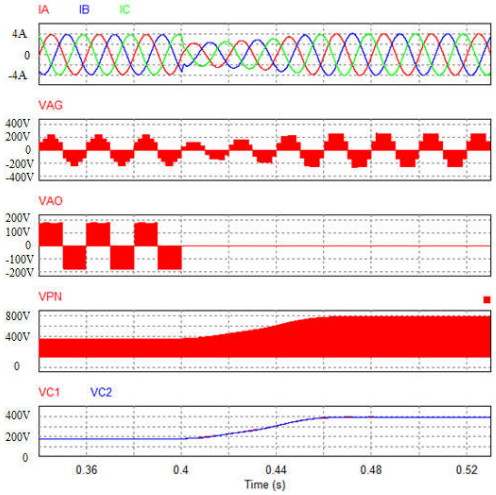
Hình 5.4 Lưu đồ của phương pháp điều khiển đề nghị trước và sau lỗi.

5.2. Kết quả mô phỏng và thực nghiệm

5.2.1. Kết quả mô phỏng

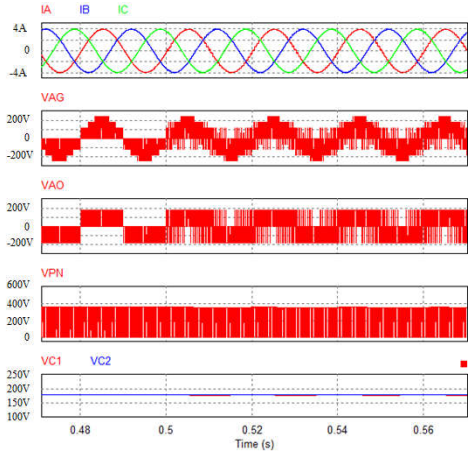
Bảng 5.2: Những thông số được sử dụng trong mô phỏng và thực nghiệm.

Tham số/thành phần		Giá trị
Đánh giá công suất	P_o	1 kW
Điện áp ngõ vào	V_g	165 V
Điện áp ngõ ra mong muốn	V_{XG}	110 Vrms
Tần số ngõ ra	f_o	50 Hz
Tần số sóng mang	f_s	5 kHz
Cuộn dây tăng áp	L_B	3 mH/ 20 A, 0.12 Ω
Tụ điện	$C_1 = C_2$	2200 µF, 44 mΩ
Bộ lọc 3 pha LC	L_f and C_f	3 mH and 10 µF
Tải trở ba pha	R_{load}	40Ω
Diodes DSEI60-12A	$D_1 – D_4$	1200 V, 52 A
IGBTs FGL40N150D	S_{1x}–S_{3x}, T_1, T_2	1500 V, 40 A



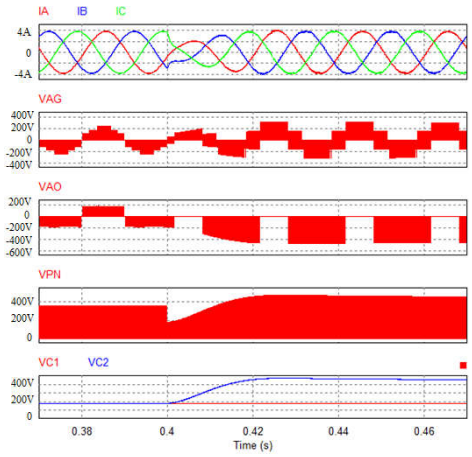
Hình 5.5. Kết quả mô phỏng của chịu lỗi 3L-qSBT^{2}I dưới điều kiện hoạt động thông thường và lỗi của S_{1a} khi tái cấu hình và bù bởi những thông số điều khiển.

Với phương pháp đề xuất được áp dụng cho chịu lỗi 3L-qSBT^{2}I. Như kết quả, điện áp của hai tụ C_1 và C_2 được tăng áp lên, dòng điện ngõ ra được khôi phục.



Hình 5.6. Kết quả mô phỏng của chịu lỗi 3L qSBT^{2}I dưới điều kiện hoạt động thông thường và lỗi của S_{2a} khi thay đổi phương pháp điều chế.

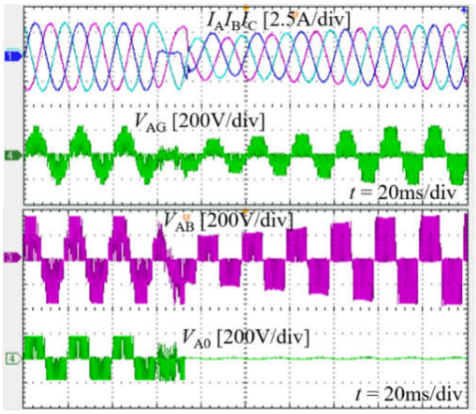
Hình 5.6 trình bày kết quả của phương pháp điều chế đề nghị được áp dụng sau khi lỗi. Kết quả, sự méo dạng dòng điện đã được xử lý hoàn toàn.



Hình 5.7. Kết quả mô phỏng của chịu lỗi 3L qSBT^{2}I dưới điều kiện hoạt động thông thường và lỗi của T_1.

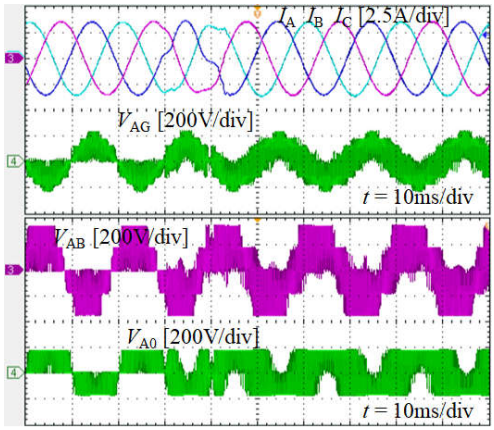
Hình 5.7 trình bày kết quả mô phỏng khi khóa công suất T_1 của mạng nguồn kháng xảy ra lỗi hở mạch. Điện áp của tụ điện C_1 vẫn giữ không đổi 181V, trong khi điện áp tụ C_2 được tăng áp lên 458V sau khi xảy ra lỗi hở mạch T_1. Dòng điện ngõ ra được cân bằng và được khôi phục.

5.2.2. Kết quả thực nghiệm



Hình 5.8. Kết quả thực nghiệm của chịu lỗi 3L-qSBT^{2}I dưới điều kiện hoạt động thông thường và lỗi của S_{1a} khi tái cấu hình và bù bởi những thông số điều khiển.

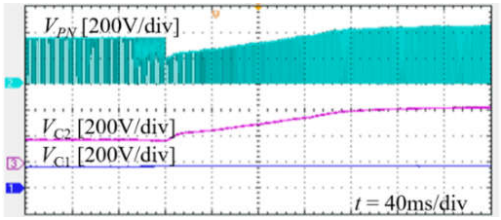
Hình 5.8 trình bày những kết quả thực nghiệm của chịu lỗi 3L-qSBT^{2}I với phương pháp điều khiển PWM đề xuất khi khóa công suất S_{1a} bị lỗi hở mạch, với tái cấu hình mạch (Reconfigured) và bù điện áp được áp dụng. Biên độ dòng điện và điện áp của chịu lỗi 3L-qSBT^{2}I với phương pháp PWM đề nghị được khôi phục hoàn toàn như giá trị trước lỗi.



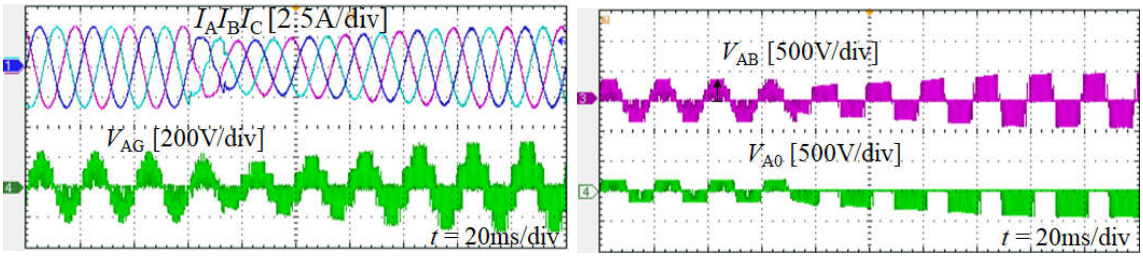
(b)

Hình 5.9. Kết quả thực nghiệm của chịu lỗi 3L-qSBT^{2}I dưới điều kiện hoạt động thông thường và lỗi của S_{2a} khi thay đổi phương pháp điều chế.

Những dạng sóng trong Hình 5.9 chỉ ra rằng kế hoạch bù dưới điều kiện lỗi đã duy trì những dạng sóng ngõ ra như trong điều kiện bình thường. Trong tình huống này, sự méo dạng dòng điện ngõ ra có thể được giảm thiểu trong trạng thái lỗi này.



(a)



(b)

Hình 5.10. Kết quả thực nghiệm của chịu lỗi 3L-qSBT^{2}I dưới điều kiện hoạt động thông thường và lỗi của T_1.

Hình 5.10 trình bày những kết quả thực nghiệm của chịu lỗi 3L-qSBT^{2}I với phương pháp điều khiển PWM đề nghị khi khóa công suất T_1 bị lỗi hở mạch. Khi khóa công suất T_1 bị lỗi, điện áp trên tụ điện C_2 và điện áp DC-link được tăng áp lên 436 V, trong khi điện áp trên tụ C_1 được giữ không đổi. Như đã trình bày trong Hình 5.10 (b), biên độ của dòng điện tải đã được khôi phục như giá trị trước lỗi.

Bảng 5.3: THD của dòng tải và điện áp pha trong điều kiện bình thường và lỗi

Điều kiện	Phương pháp trong [84]		Phương pháp đề nghị	
	THDi	THDv	THDi	THDv
Bình thường	3.19%	70.1%	2.77%	62.42%
Lỗi S_{1a} khi tái cấu hình mạch	5.38%	119.8%	4.58%	91.68%
Lỗi S_{2a} khi thay đổi kế hoạch điều chế	4.74%	125.8%	3.37%	86.96%
Lỗi T_1 khi tái cấu hình mạch	NA	NA	4.43%	119.8%

Kết luận chương 5:

Trên cơ sở phân tích chịu lỗi 3L-qSBT^{2}I, các công trình nghiên cứu về chịu lỗi 3L-qSBT^{2}I trong nước và quốc tế, tác giả đề xuất cấu hình chịu lỗi 3L-qSBT^{2}I có công suất nhỏ, giảm các khóa bán dẫn công suất. Chịu lỗi 3L-qSBT^{2}I trên đề xuất kỹ thuật điều khiển phù hợp:

a) Bộ nghịch lưu tăng áp có khả năng hoạt động trong môi trường lỗi hở mạch phía mạng nguồn kháng và phía nghịch lưu hình T;

b) Giải thuật cải thiện thông số điều khiển so với cấu hình tương tự;

c) Đề xuất giải thuật chịu lỗi khi hai khóa công suất mạng nguồn kháng (T_1 và T_2) bị lỗi hở mạch, không thêm bất kỳ phần tử công suất nào.

Chương 6: Kết luận và hướng phát triển của luận án

6.1. Kết quả đạt được

Trong luận án này, tác giả đã trình bày bộ biến đổi năng lượng với những chương như sau: chương 1, tác giả trình bày tổng quan về tình hình trong nước cũng như tình hình quốc tế về nghịch lưu tăng áp tựa khóa chuyển mạch ba bậc hình T. Chương 2, tác giả trình bày cơ sở lý thuyết về nghịch lưu tăng áp tựa khóa chuyển mạch ba bậc hình T, nghịch lưu tăng áp tựa khóa chuyển mạch ba bậc hình T với khả năng triệt tiêu điện áp common mode và nghịch lưu tăng áp tựa khóa chuyển mạch ba bậc hình T với khả năng chịu lỗi hở mạch các khóa công suất. Chương 3, tác giả trình bày nghịch lưu tăng áp tựa khóa chuyển mạch ba bậc hình T. Chương 4, tác giả trình bày nghịch lưu tăng áp tựa khóa chuyển mạch ba bậc hình T với khả năng triệt tiêu điện áp common mode và chương 5 tác giả trình bày nghịch lưu tăng áp tựa khóa chuyển mạch ba bậc hình T với khả năng chịu lỗi các khóa công suất.

Dựa vào phân tích lý thuyết, mô phỏng và thực nghiệm của cấu hình và giải thuật đề xuất như đã trình bày ở trên, Tác giả đưa ra một số nhận xét như sau:

Trong chương 3, với những bất lợi về kích thước, trọng lượng và chi phí của các bộ nghịch lưu truyền thống còn cao cho nên, nghịch lưu tăng áp tựa khóa chuyển mạch ba bậc hình T là một giải pháp để hệ thống nghịch lưu tăng áp ngày càng hoàn thiện hơn. Trong chương này, tác giả đã đề xuất giải thuật điều chế độ rộng xung (pulse width modulation - PWM) có những ưu điểm: a) với kỹ thuật dịch sóng mang 90^0 so với sóng mang chuẩn và phối hợp kỹ thuật chèn xung xen kẽ giúp cho bộ chuyển đổi giảm độ gợn dòng điện ngõ ra nguồn điện một chiều, b) với kỹ thuật PWM đề xuất giúp cho hệ thống có độ lợi điện áp cao so với cấu hình tương tự và c) chỉ số điều chế cao nhất có thể so với cấu hình tương tự.

Trong chương 4, triệt tiêu điện áp common mode (CMV) là không thể thiếu trong các bộ nghịch lưu đa bậc. Bởi vì, điện áp common mode sinh ra dòng rò (leakage current), nhiễu điện từ (electromagnetic interference) và tồn tại điện áp trên trục động cơ (shaft voltage) ảnh hưởng đến tuổi thọ của hệ thống. Để triệt tiêu điện áp common mode (CMV) trong khi vẫn có khả năng hoạt động tăng-giảm điện áp, giảm độ gợn dòng điện của cuộn dây tăng áp (dòng điện ngõ vào) là một thách thức lớn cho những nhà nghiên cứu.

Trong chương 5, tính ổn định và độ tin cậy của bộ nghịch lưu rất quan trọng trong hệ thống phân phối công suất vì nó giúp hệ thống cung cấp điện không ngắt UPS, hệ thống y tế công suất cao và hệ thống chuyển đổi năng lượng kết nối lưới. Vì thế, để hệ thống hoạt động trong điều kiện chịu lỗi là một vấn đề mà các nhà nghiên cứu trên thế giới rất quan tâm hiện nay. Trong chương này, ngoài việc tác giả thực hiện chịu lỗi hở mạch cho các khóa công suất bên phía nghịch lưu, tác giả còn đề xuất giải thuật chịu lỗi hở mạch cho hai khóa công suất ở mạng nguồn kháng cũng như cải tiến thông số điều khiển để giảm điện áp đặt trên các khóa công suất.